

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-144559

(43)Date of publication of application : 29.05.1998

(51)Int.Cl.

H01G 4/008
H01B 1/22
H01C 7/10
H01G 4/252
H01G 4/12
H01G 4/12

(21)Application number : 08-293022

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 05.11.1996

(72)Inventor : TAI NOBUYUKI
OKANO KAZUYUKI
NISHIMURA TSUTOMU
OMURA HIDEAKI
WASHISAKI TOMOYUKI

(54) TERMINAL ELECTRODE PASTE, LAMINATED ELECTRONIC COMPONENT AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To perfectly stick the end part of an element to an external electrode layer, by mixing a kind of powder which is selected out of nickel powder, nickel powder and a specified amount of cobalt to the nickel powder, copper and palladium, with oxide powder in such a manner that the oxide powder has, a specified volume.

SOLUTION: Powder of nickel, copper and copper oxide, as powder for conduction, and anti-reducing ceramic powder, as oxide powder, whose main component is barium titanate are mixed. At this time, compounding is so performed by calculating the weight ratio from density of the respective powders that the vol.% of the anti-reducing ceramic powder is set to be 15-70 as a desirable value. The respective mixed powders, organic binder which is previously adjusted, and vehicle composed of solvent are kneaded, and terminal electrode paste is obtained. Copper is mixed in nickel powder to be greater than 0wt.% and lower than or equal to 5wt.%. Otherwise, copper oxide is mixed to be greater than 0wt.% and lower than or equal to 6wt.%.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Terminal electrode paste which mixes the fine particles which mix and become about the powder which comes to mix one kind of fine particles which exceeded 0 % of the weight to nickel powder or nickel powder, and nickel powder, and were chosen from among 5 or less % of the weight of cobalt, copper, and palladium, and oxide powder so that said oxide powder may become 15 - 70 volume %, and the vehicle which consists of an organic binder and a solvent, and it makes it come to distribute.

[Claim 2] Terminal electrode paste which mixes the fine particles which mix and become about the powder which comes to mix one kind of fine particles which exceeded 0 % of the weight to nickel oxide powder or nickel oxide powder, and nickel oxide powder, and were chosen from among 5 or less % of the weight of cobalt oxide, and copper oxide, and oxide powder so that said oxide powder may become 10 - 60 volume %, and the vehicle which consists of an organic binder and a solvent, and it makes it come to distribute.

[Claim 3] Terminal electrode paste which mixes the fine particles which mix and become about the powder which comes to mix one kind of fine particles which exceeded 0 % of the weight to nickel powder or nickel powder, and were chosen from among 6 or less % of the weight of cobalt oxide, and copper oxide, and oxide powder so that said oxide powder may become 15 - 70 volume %, and the vehicle which consists of an organic binder and a solvent, and it makes it come to distribute.

[Claim 4] Terminal electrode paste which mixes the fine particles which mix and become about the powder which comes to mix one kind of fine particles which exceeded 0 % of the weight to nickel oxide powder or nickel oxide powder, and were chosen from among 4 or less % of the weight of cobalt, copper, and palladium, and oxide powder so that said oxide powder may become 10 - 60 volume %, and the vehicle which consists of an organic binder and a solvent, and it makes it come to distribute.

[Claim 5] Laminating electronic parts containing a nickel internal electrode layer and the external electrode layer formed from the terminal electrode paste of claim 1 to claim 4 given in any 1 term.

[Claim 6] The process which is the manufacture approach of laminating electronic parts equipped with a nickel internal electrode layer, and bevels the raw chip of said laminating electronic parts, The process which applies and dries the terminal electrode paste of claim 1 to claim 4 given in any 1 term once [at least] as 1st external electrode layer to a part for the terminal takeoff connection of said raw chip, The manufacture approach of the laminating electronic parts characterized by including the process to calcinate and the process which forms the 2nd external electrode layer in the calcinated chip after carrying out the debinder of said raw chip.

[Claim 7] The thickness after desiccation of said terminal electrode paste applied to a part for the terminal takeoff connection of said raw chip is the manufacture approach of the laminating electronic parts according to claim 6 which are 5-50 micrometers.

[Claim 8] Said 2nd external electrode layer is the manufacture approach of silver, copper, and the laminating electronic parts according to claim 7 formed by applying the paste which uses as a principal component at least one chosen from among those oxides, and being burned.

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-144559

(43)公開日 平成10年(1998)5月29日

(51)Int.Cl.^o 譲別記号
H 01 G 4/008
H 01 B 1/22
H 01 C 7/10
H 01 G 4/252
4/12 3 6 1

F I
H 01 G 1/01
H 01 B 1/22 A
H 01 C 7/10
H 01 G 4/12 3 6 1
3 6 4

審査請求 未請求 請求項の数 8 O L (全 7 頁) 最終頁に統ぐ

(21)出願番号 特願平8-293022

(22)出願日 平成8年(1996)11月5日

(71)出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72)発明者 田井 伸幸

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 岡野 和之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 西村 効

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 池内 寛幸 (外2名)

最終頁に統ぐ

(54)【発明の名称】 端子電極ペースト、積層電子部品、およびその製造方法

(57)【要約】

【課題】 酸化物粉末を一定範囲内の配合比で添加することにより、内部電極層と外部電極層との電気的導通を確保しつつ、素体端部と外部電極層とを完全に密着することができる端子電極ペーストを提供する。

【解決手段】 耐還元性セラミックスとニッケル内部電極とを備えた積層電子部品の生チップの端子取出し部分に、導伝用粉末に対する体積比が素体端部の封止が完全になるような配合比で、素体端部の封止を完全にするための酸化物粉末を添加した端子電極ペーストを、5~50 μm の厚みに塗布した後、同時焼成で焼き付けを行ない、積層電子部品を製造する。

【特許請求の範囲】

【請求項1】ニッケル粉、またはニッケル粉とニッケル粉に対して0重量%を越え5重量%以下のコバルト、銅およびパラジウムのうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、前記酸化物粉末が15~70体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなる端子電極ペースト。

【請求項2】酸化ニッケル粉、または酸化ニッケル粉と酸化ニッケル粉に対して0重量%を越え5重量%以下の酸化コバルトおよび酸化銅のうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、前記酸化物粉末が10~60体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなる端子電極ペースト。

【請求項3】ニッケル粉、またはニッケル粉に対して0重量%を越え6重量%以下の酸化コバルトおよび酸化銅のうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、前記酸化物粉末が15~70体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなる端子電極ペースト。

【請求項4】酸化ニッケル粉、または酸化ニッケル粉に対して0重量%を越え4重量%以下のコバルト、銅およびパラジウムのうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、前記酸化物粉末が10~60体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなる端子電極ペースト。

【請求項5】ニッケル内部電極層と、請求項1から請求項4のいずれか一項記載の端子電極ペーストから形成される外部電極層とを含む積層電子部品。

【請求項6】ニッケル内部電極層を備える積層電子部品の製造方法であつて、

前記積層電子部品の生チップを面取りする工程と、前記生チップの端子取り出し部分に、第1の外部電極層として、請求項1から請求項4のいずれか一項記載の端子電極ペーストを少なくとも1回塗布および乾燥する工程と、前記生チップを脱バインダした後、焼成する工程と、焼成されたチップに第2の外部電極層を形成する工程とを含むことを特徴とする積層電子部品の製造方法。

【請求項7】前記生チップの端子取り出し部分に塗布する前記端子電極ペーストの乾燥後の厚みは、5~50μmである請求項6記載の積層電子部品の製造方法。

【請求項8】前記第2の外部電極層は、銀、銅、およびそれらの酸化物のうちから選ばれた少なくともひとつを主成分とするペーストを塗布して焼き付けることにより形成される請求項7記載の積層電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、積層電子部品の内部電極と電気的導通を得るための端子電極ペースト、その端子電極ペーストを用いた積層セラミックコンデンサ、積層セラミックバリスタ、積層圧電素子等の積層電子部品、および、その積層電子部品の製造方法に関するものである。

【0002】

【從来の技術】從来、積層セラミックコンデンサ等の積層電子部品においては、銀、またはパラジウム等の貴金属を主成分とした金属により内部電極層が形成されている。さらに、その内部電極層と電気的導通を得るために、主に銀を用いて外部電極層を形成する。

【0003】しかしながら、製造コスト削減の観点から、内部電極層の卑金属化を実現するため、たとえば、積層セラミックコンデンサにおいては、ニッケルにより内部電極層が形成されている。また、外部電極層としては、電気的導通を得るために、ニッケルと合金を作らない銀により外部電極層を形成するのではなく、まず、第1の外部電極層として内部電極層と同じニッケルを主成分とするペーストを生チップの状態で塗布し、生チップを本焼成した後に、その上に第2の外部電極層、たとえば銀を、焼き付けにより設けるという手法が用いられている。また、内部電極層のニッケルと容易に電気的導通が得られる銅を主成分とするペーストを用いて、本焼成後に外部電極層を焼き付けるという方法も知られている。

【0004】上記のいずれかの方法により形成された外部電極層を焼き付けた後、ニッケルメッキ、さらには、はんだ付け性を良くするためのはんだメッキを施すことにより、積層セラミックコンデンサが得られる。

【0005】

【発明が解決しようとする課題】内部電極層にニッケル等の卑金属を備えた積層セラミックコンデンサは、素体の本焼成を約1000°C以上の高温で行なうため、内部電極層の酸化を防止する必要があり、低酸素分圧雰囲気中で焼成される。このため、本焼成時に素体が還元されないように耐還元性セラミックスを誘電体として使用する。

【0006】ところで、前述のニッケルメッキおよびはんだメッキ工程は、それぞれニッケルの金属イオンを含む電解液および錫と鉛との金属イオンを含む電解液を用い、電解メッキ法にて行われる。このとき、外部電極層と積層セラミックコンデンサ素体との密着性すなわち素体端部の封止性が完全でないと、言い換れば、外部電極層と積層セラミックコンデンサ素体との間に微小な隙間があると、内部電極層の端子取り出し部分と誘電体有効層との隙間から電解液が侵入することにより、素体内部に浸透し、メッキ工程後も電解液すなわち水が素体内部に残留する。

50 【0007】したがって、特に前述の耐還元性セラミッ

クスを用いた積層セラミックコンデンサにおいて、メッキ工程後の積層セラミックコンデンサ素子の絶縁抵抗の低下、ひいてはその素子の寿命特性の著しい劣化を引き起こすという問題があった。また、積層セラミックコンデンサ素体内部に浸透した水をメッキ工程後に除去したとしても、高温耐湿負荷寿命試験において、素体内部に水分が侵入し、やはり同様に絶縁抵抗低下による特性劣化を引き起こすという問題もあった。

【0008】本発明の目的は、内部電極層と外部電極層との電気的導通を確保しつつ、素体端部と外部電極層とを完全に密着することができる端子電極ペーストを提供することである。

【0009】また、本発明の他の目的は、上記の端子電極ペーストを積層電子部品の外部電極層に使用して積層電子部品素体内部への水の侵入を完全に制止することにより、初期特性および寿命特性が良好な積層電子部品および積層電子部品の製造方法を提供することである。

【0010】

【課題を解決するための手段】上記課題を解決するため、本発明による端子電極ペーストは、ニッケル粉、またはニッケル粉とニッケル粉に対して0重量%を越え5重量%以下のコバルト、銅およびパラジウムのうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、酸化物粉末が15～70体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなるものである。

【0011】また、本発明による他の端子電極ペーストは、酸化ニッケル粉、または酸化ニッケル粉と酸化ニッケル粉に対して0重量%を越え5重量%以下の酸化コバルトおよび酸化銅のうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、酸化物粉末が10～60体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなるものである。

【0012】また、本発明による他の端子電極ペーストは、ニッケル粉、またはニッケル粉に対して0重量%を越え6重量%以下の酸化コバルトおよび酸化銅のうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、酸化物粉末が15～70体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなるものである。

【0013】また、本発明による他の端子電極ペーストは、酸化ニッケル粉、または酸化ニッケル粉に対して0重量%を越え4重量%以下のコバルト、銅およびパラジウムのうちから選ばれた一種類の粉体とを混合してなる粉末と、酸化物粉末とを、酸化物粉末が10～60体積%となるように混合してなる粉体と、有機バインダおよび溶剤からなるビヒクルとを混合し、分散させてなるものである。

【0014】上記の各端子電極ペーストにおいては、積

層電子部品の素体端部の封止を完全にするための酸化物粉末を一定範囲内の配合比で添加されているので、積層電子部品の外部電極層として用いた場合、内部電極層と外部電極層との電気的導通を確保しつつ、素体端部と外部電極層とを完全に密着することができる。

【0015】次に、本発明による積層電子部品は、ニッケル内部電極層と、上記いずれかの端子電極ペーストから形成される外部電極層とを含む。この場合、素体端部の封止を完全にするための酸化物粉末を一定範囲内の配

合比で添加された端子電極ペーストを積層電子部品の外部電極層として用いることができるので、生チップの端子取り出し部分に一定範囲内の厚みで塗布し、同時焼成で焼き付けることにより、素体端部と外部電極層とを完全に密着することができ、素体内部への水の侵入を完全に制止することができる。この結果、初期の絶縁抵抗値を満足するとともに、寿命特性が良好な積層電子部品を歩留まり良く製造することができる。

【0016】次に、本発明による積層電子部品の製造方法は、ニッケル内部電極層を備える積層電子部品の製造方法であって、積層電子部品の生チップを取り出す工程と、生チップの端子取り出し部分に、第1の外部電極層として、上記いずれかの端子電極ペーストを少なくとも1回塗布および乾燥する工程と、生チップを脱バインダした後、焼成する工程と、焼成されたチップに第2の外部電極層を形成する工程とを含む。

【0017】上記の製造方法により、素体端部の封止を完全にするための酸化物粉末を一定範囲内の配合比で添加された端子電極ペーストを、積層電子部品の外部電極層として、生チップの端子取り出し部分に一定範囲内の厚みで塗布し、同時焼成で焼き付けることができるので、素体端部と外部電極層とを完全に密着することができ、素体内部への水の侵入を完全に制止することができる。この結果、初期の絶縁抵抗値を満足するとともに、寿命特性が良好な積層電子部品を歩留まり良く製造することができる。

【0018】また、生チップの端子取り出し部分に塗布する端子電極ペーストの乾燥後の厚みは、5～50μmであることが好ましい。また、第二の外部電極層は、銀、銅、およびそれらの酸化物から選ばれた少なくともひとつを主成分とするペーストを塗布して焼き付けることにより形成されることが好ましい。

【0019】

【発明の実施の形態】本発明による端子電極ペーストは、同時焼成用端子電極ペーストであり、ニッケル粉または酸化ニッケル粉、もしくはそれらを主成分とする導電用粉末と、端子部分から積層電子部品素体内部への水の侵入を封止するための酸化物粉末と、一定範囲内の配合比で混合してなる粉体と、有機バインダおよび溶剤からなる。また、本発明による端子電極ペーストを用いた積層電子部品は、ニッケル内部電極層と、ニッケル

またはニッケルを主成分とする外部電極層とを有する積層電子部品であり、外部電極層が、端子部分から積層電子部品素体内部への水の侵入を制止するための酸化物粉末を一定範囲内で配合して調製された上記の端子電極ペーストを塗布し、さらに同時焼成にて焼き付けることにより形成されたものである。また、酸化物粉末は、特に限定されるものではないが、好ましくは積層電子部品素体との焼結温度が同等かつ焼結密着性が良い粉末、例えば、素体と同一組成の粉末であることが望ましい。

【0020】以下、本発明の各実施の形態について詳細*10

*に説明する。

(実施の形態1)まず、導電用粉末として、ニッケル、銅、および酸化銅の各粉末と、端子取り出し部分から積層セラミックコンデンサ素体内部への水の侵入を封止するための酸化物粉末として、チタン酸バリウムを主成分とする耐還元性セラミック粉末とをそれぞれ用意し、表1に記載の各配合比に粉末を混合した。

【0021】

【表1】

実験番号	添加する導電用粉末(ニッケルに対する重量%)			端子電極乾燥厚み(μm)	不良発生率			
	銅	酸化銅	セラミック添加量(体積%)		容量抜け	メッキ後絶縁抵抗	高温負荷寿命試験	高温耐湿負荷寿命試験
1※	0	0	0	20	0/500	487/500	—	—
2※	0	0	5	20	0/500	378/500	395/500	472/500
3※	0	0	10	20	0/500	94/500	83/500	132/500
4	0	0	15	20	0/500	0/500	0/500	0/500
5	0	0	30	20	0/500	0/500	0/500	0/500
6※	0	0	50	2	0/500	28/500	16/500	19/500
7	0	0	50	5	0/500	0/500	0/500	0/500
8	0	0	50	20	0/500	0/500	0/500	0/500
9	0	0	50	50	0/500	0/500	0/500	0/500
10※	0	0	50	70	0/500	21/500	13/500	12/500
11	0	0	70	20	0/500	0/500	0/500	0/500
12※	0	0	80	20	83/500	—	—	—
13※	0	0	90	20	353/500	—	—	—
14	5	0	50	20	0/500	0/500	0/500	0/500
15	0	6	50	20	0/500	0/500	0/500	0/500

【0022】このとき、耐還元性セラミック粉末が所望の体積比になるように、各粉末の密度から重量比を算出して配合を行なった。これら各混合粉と、予め調製しておいた有機バインダとしてのエチルセルロース、および溶剤としてのα-テルピネオールからなるビヒクルとを、三本ロールミルで混練し、各端子電極ペーストを得た。

【0023】また別に、チタン酸バリウムを主成分とする耐還元性セラミック粉末と有機バインダとからなる厚み15μmのグリーンシートを用意し、このグリーンシート上に内部電極層を形成するために、ニッケルを主成分とする導電性ペーストを然るべきパターン状に印刷し※50

※た。このときの内部電極層の乾燥厚みは、2.5μmであった。このようなグリーンシートを誘電体有効層がら0層になるように、積層および圧着し、さらに所定形状に切断をして、積層セラミックコンデンサ用生チップとした。

【0024】この生チップを、角に丸みをつけるために面取りし、その後、第一の外部電極層として、先に用意した各端子電極ペーストを、乾燥後の厚みが表1に記載したようになるよう塗布した。なお、このときの塗布厚みは、光学顕微鏡で都度確認しながら、所望の厚みに至るまで重ね塗りを行なう等して調整した。

【0025】こうして得られた端子電極付きの各生チッ

アを、窒素雰囲気中で400°Cで4時間保持することにより脱バインダし、さらに低酸素分圧雰囲気中にて1300°Cで2時間保持することにより本焼成を行なった。その後、焼結後の素体の端子電極部分全体を覆うように外部電極用銀ペーストを塗布し、乾燥し、大気中にて600°Cで焼き付けを行なうことにより、第二の外部電極層を形成した。

【0026】次に、各実験サンプルについて容量抜けによる不良率の測定を行なった。その結果を表1中に示す。なお、ここでいう容量抜けとは、設計容量値より10%以上容量の低いものと指す。次に、第二の外部電極層上にニッケル層およびはんだ層を、電解メッキ法にて各45分間メッキを行なうことにより形成し積層セラミックコンデンサを得た。

【0027】以上のようにして得られた、各積層セラミックコンデンサについて、メッキ後における絶縁抵抗劣化率、高温負荷寿命試験、および高温耐湿負荷寿命試験で評価を行なった。その結果を表1中に示す。ここで、高温負荷寿命試験および高温耐湿負荷寿命試験は、メッキ後に絶縁抵抗が劣化していなかったサンプルを抽出して行なっている。それぞれの試験条件は、温度125°Cで印加電圧は32Vで、また、温度85°C湿度85%RHで印加電圧は16Vで、1000時間後の絶縁抵抗劣化率で評価した。また、絶縁抵抗劣化の判定基準は、絶縁抵抗値が10MΩ以下であるものを劣化品とみなしめた。なお、表1中の不良発生率に数値が記載されていない部分は、評価に値しないと判断したためである。

【0028】表1を見るとわかるように、実験番号1、2、3のサンプルでは、端子電極ペーストに含まれる耐還元性セラミックスを増加させるに従い、メッキ後の絶縁抵抗不良数は減少するが、寿命試験を行なうと、初期で絶縁抵抗が低下しなかったサンプルについても絶縁抵抗の劣化が見られた。

【0029】また、耐還元性セラミックス添加量を50体積%にした場合に、端子電極の乾燥厚みを数種類用意し（実験番号6～10）評価したところ、実験番号6、10について、発生率こそ少ないものの、メッキ後、寿命試験後ともに絶縁抵抗の劣化が見られた。また、端子電極ペーストに含まれる耐還元性セラミックスを増加さ

せすぎた場合、すなわち実験番号12、13においては、容量抜けするサンプルが発生した。

【0030】ここで、本実施の形態中のメッキ後における各実験サンプルを、樹脂に埋め込んだ後、鏡面研磨し、素体端部付近を光学顕微鏡で観察した。実験番号1、2のサンプルについては、明らかに積層セラミック素体と端子電極との間で層間剥離がみられた。実験番号3のサンプルについては、観察サンプル中に明らかな層間剥離は観察できなかったが、素体端部を封止するのに充分なセラミックスが、端子電極ペーストに添加されていなかっただためと推測される。

【0031】また、実験番号6のサンプルについては、一部のサンプルに、厚みが薄すぎたために端子電極が切れている様子が観察され、実験番号10のサンプルについては、端子電極中のセラミックスとニッケルとの焼結収縮挙動の違いからか、素体の端子電極近傍にクラックが観察された。その他の実験サンプルにおいては、端子電極部分近傍に構造的な異常は見受けられなかった。

【0032】なお、本実施の形態では、ニッケル粉に混合させる導電用粉末に銅または酸化銅を用いたが、その代わりにそれぞれニッケルに対し5重量%以下のコバルトまたはパラジウム、もしくは同6重量%以下の酸化コバルトでも同様の結果が得られた。しかし、上記の配合量以上に添加すると、素体中に各添加物元素が拡散し、静電容量温度特性の悪化が見られた。また、第二の外部電極層の形成には、銀を用いたが、銀、銅、およびそれらの酸化物より選んだ少なくともひとつを主成分とする粉体を含有するペーストを使用しても一向に差し支えない。

【0033】（実施の形態2）まず、導電用粉末として、酸化ニッケル、銅、および酸化銅の各粉末と、端子取り出し部分から積層セラミックコンデンサ素体内部への水の侵入を封止するための酸化物粉末として、チタン酸バリウムを主成分とする耐還元性セラミック粉末とをそれぞれ用意し、表2に記載の配合比にて粉末を混合した。

【0034】

【表2】

実験番号	添加する導電用粉末(酸化ニッケルに対する重量比)		セラミック添加量 (体積%)	端子電極乾燥厚み (μm)	不良発生率			
	銅	酸化錫			容量抜け	メッキ後絶縁抵抗	高温負荷寿命試験	高温耐湿負荷寿命試験
16※	0	0	0	20	0/500	441/500	—	—
17※	0	0	4	20	0/500	349/500	301/500	389/500
18※	0	0	8	20	0/500	68/500	75/500	91/500
19	0	0	10	20	0/500	0/500	0/500	0/500
20	0	0	20	20	0/500	0/500	0/500	0/500
21※	0	0	40	2	0/500	13/500	9/500	38/500
22	0	0	40	5	0/500	0/500	0/500	0/500
23	0	0	40	20	0/500	0/500	0/500	0/500
24	0	0	40	50	0/500	0/500	0/500	0/500
25※	0	0	40	70	0/500	38/500	25/500	19/500
26	0	0	60	20	0/500	0/500	0/500	0/500
27※	0	0	70	20	69/500	—	—	—
28※	0	0	80	20	422/500	—	—	—
29	4	0	40	20	0/500	0/500	0/500	0/500
30	0	5	40	20	0/500	0/500	0/500	0/500

【0035】このとき、耐還元性セラミック粉末が所望の体積比になるように、各粉末の密度から重量比を算出して配合を行なった。これら各混合粉と、予め調製しておいたバインダとしてのエチルセルロース、および溶剤としてのα-テルビネオールからなる有機ビヒクルとを、三本ロールミルで混練し、各端子電極ペーストを得た。

【0036】また別に、チタン酸バリウムを主成分とする耐還元性セラミック粉末と有機バインダとからなる厚み15 μmのグリーンシートを用意し、このグリーンシート上に内部電極層を形成するために、ニッケルを主成分とする導電性ペーストを然るべきパターン状に印刷した。このときの内部電極層の乾燥厚みは、2.5 μmであった。このようなグリーンシートを誘電体有効層がら0層になるように、積層および圧着し、さらに所定形状に切断をして、積層セラミックコンデンサ用生チップとした。

【0037】この生チップを、角に丸みをつけるために面取りし、その後、第一の外部電極層として、先に用意した各端子電極ペーストを、乾燥後の厚みが表2に記載したようになるよう塗布した。なお、このときの塗布厚みは、光学顕微鏡で都度確認しながら、所望の厚みに至*50

*るまで重ね塗りを行なう等して調整した。

30 【0038】こうして得られた端子電極付きの各生チップを、窒素雰囲気中で400°Cで4時間保持することにより脱バインダし、さらに低酸素分圧雰囲気中にて1300°Cで2時間保持することにより本焼成を行なった。その後、焼結後の素体の端子電極部分全体を覆うように外部電極用銀ペーストを塗布し、乾燥し、大気中にて600°Cで焼き付けを行なうことにより、第二の外部電極層を形成した。

【0039】次に、各実験サンプルについて容量抜けによる不良率の測定を行なった。その結果を表2中に示す。なお、ここでいう容量抜けとは、設計容量値より1

40 0%以上容量の低いもののことと指す。次に、第二の外部電極層上にニッケル層およびはんだ層を、電解メッキ法にて各45分間メッキを行なうことにより形成し積層セラミックコンデンサを得た。

【0040】以上のようにして得られた、各積層セラミックコンデンサについて、メッキ後における絶縁抵抗劣化率、高温負荷寿命試験、および高温耐湿負荷寿命試験で評価を行なった。その結果を表2中に示す。ここで、高温負荷寿命試験および高温耐湿負荷寿命試験は、メッキ後に絶縁抵抗が劣化していなかったサンプルを抽出し

11

て行なっている。それぞれの試験条件は、温度125°Cで印加電圧は32Vで、また、温度85°C湿度85%RHで印加電圧は16Vで、1000時間後の絶縁抵抗劣化率で評価した。また、絶縁抵抗劣化の判定基準は、絶縁抵抗値が10MΩ以下であるものを劣化品とみなした。なお、表2中の不良発生率に数値が記載されていない部分は、評価に値しないと判断したためである。

【0041】表2を見るとわかるように、実験番号16、17、18のサンプルでは、端子電極ペーストに含まれる耐還元性セラミックスを増加させるに従い、メッキ後の絶縁抵抗不良率は減少するが、寿命試験を行なうと、初期で絶縁抵抗が低下しなかったサンプルについても絶縁抵抗の劣化が見られた。

【0042】また、耐還元性セラミックス添加量を40体積%にした場合に、端子電極の乾燥厚みを数種類用意し(実験番号21~25)評価したところ、実験番号21、25について、発生率こそ少ないものの、メッキ後、寿命試験とともに絶縁抵抗の劣化が見られた。また、端子電極ペーストに含まれる耐還元性セラミックスを増加させすぎた場合、すなわち実験番号27、28においては、容量抜けするサンプルが発生した。

【0043】ここで、本実施の形態中のメッキ後における各実験サンプルを、樹脂に埋め込んだ後、鏡面研磨し、素体端部付近を光学顕微鏡で観察した。実験番号16、17のサンプルについては、明らかに積層セラミク素体と端子電極との間で層間剥離がみられた。実験番号18のサンプルについては、観察サンプル中に明らかな層間剥離は観察できなかったが、素体端部を封止するのに充分なセラミックスが、端子電極ペーストに添加されていなかったためと推測される。

10

12

【0044】また、実験21番号のサンプルについては、一部のサンプルに、厚みが薄すぎたために端子電極が切れている様子が観察され、実験番号25のサンプルについては、端子電極中のセラミックスと還元されたニッケルとの焼結収縮挙動の違いからか、素体の端子電極近傍にクラックが観察された。その他の実験サンプルにおいては、端子電極部分近傍に構造的な異常は見受けられなかった。

10

【0045】なお、本実施の形態では、酸化ニッケル粉に混合させる導電用粉末に銅または酸化銅を用いたが、その代わりにそれぞれ酸化ニッケルに対し5重量%以下の酸化コバルト、もしくは同4重量%以下のコバルトまたはパラジウムでも同様の結果が得られた。しかし、上記の配合量以上に添加すると、素体中に各添加物元素が拡散し、静電容量温度特性の悪化が見られた。また、第二の外部電極層の形成には銀を用いたが、銀、銅、およびそれらの酸化物より選んだ少なくともひとつを主成分とする粉体を含有するペーストを使用しても一向に差し支えない。

20

【0046】

【発明の効果】以上のように本発明では、端子電極ペーストに、素体端部の封止を完全にするための酸化物粉末を一定範囲内の配合比で添加し、さらに、そうして得られた端子電極ペーストを積層電子部品の生チップの端子取出し部分に一定範囲内の厚みで塗布し、同時焼成で焼き付けることによって、素体内部への水の侵入を完全に制止し、その結果、初期の絶縁抵抗値を満足するとともに、寿命特性が良好な積層電子部品を歩留まり良く製造することができる。

30

フロントページの続き

(51) Int.Cl.⁶ 識別記号
H01G 4/12 364

F I
H01G 1/147 C

(72) 発明者 大村 秀明
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 鶴崎 智幸
大阪府門真市大字門真1006番地 松下電器
産業株式会社内